

디자인 코너

PON

PON 표준 발전 따라 FPGA 유연성 요구돼

By Nilam Ruparelia

Senior Marketing Manager

Communications Business Unit

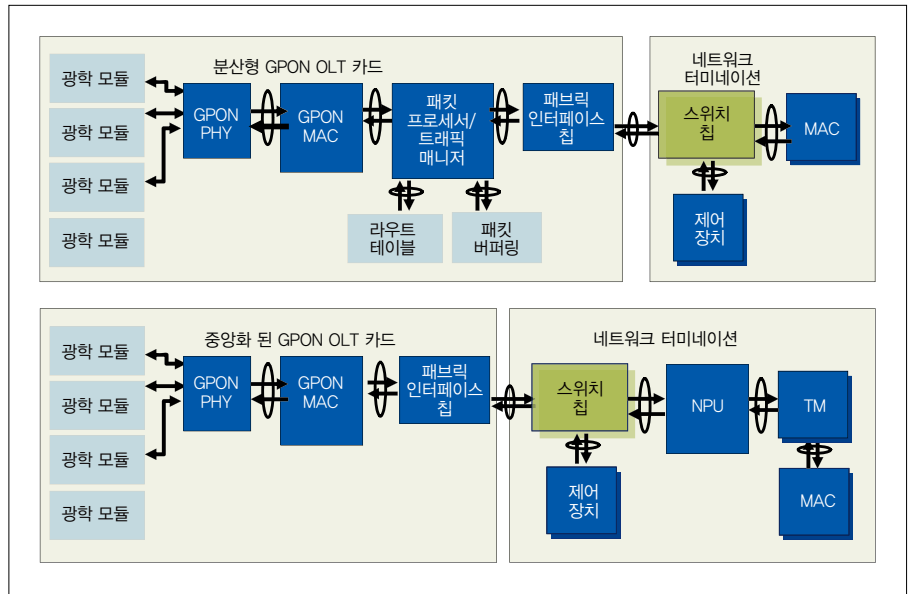
Altera Corp.

PON(passive optical network)은 점대다점간(P2MP) FTTP(fiber-to-the-premises) 네트워크 토폴로지로서, FTTC(as fiber-to-the-curb)와 FTTH(fiber-to-the-home)라고도 한다. FTTP나 CPE(customer premises equipment)는 PON의 정의에 사용된다. 전력을 사용하지 않는 수동형 광 스플리터를 사용하여 단일 광섬유로 여러 곳에 서비스를 제공하는데, 이는 대개 32곳이지만 최대 64곳에 이르기기도 한다. PON은 서비스 제공업체의 중앙국에 있는 OLT(optical line termination)와 여러 대의 ONT(optical network terminal)들로 이루어진다. ONT는 댁내로 들어가는 ONU(optical network unit)라고도 한다.

다운스트림 OLT 신호들은 하나의 광섬유를 공유하는 각각의 ONT에 방송된다. 현재의 PON 표준들은 다운스트림 데이터 전송 속도를 최고 2.5Gbit/s까지 정의해 놓았다. 업스트림 신호들은 TDM(time-division multiplexed) 액세스를 이용해 조합된다. PON은 DSL이나 케이블에 비해 고속 트리플 플레이 서비스(음성, 비디오 및 데이터)에 비할 데 없이 큰 대역폭상의 이점을 제공한다.

Infonetics사에 따르면, 북미와 아태 지역의 PON 가입자 수는 2010년까지 연평균복합성장률(CAGR) 150퍼센트의 극적인 증가를 보일 것으로 기대된다고 한다. GPON(Gigabit PON)은 북미 지역에서 훌쩍 앞서가고 있으며, EPON(Ethernet PON)은 대부분 일본에서 사용되고 있다. 일본 정부의 보조금은 PON 시장이 매년 커다란 성장을 이룩하는데 도움을 주고 있으며, 중국에서는 EPON과 GPON을 신중하게 저울질하고 있다.

BPON(Broadband PON) 또는 ITU-T(International Telecommunications Union) G.983x는 미주 지역에서 널리 채택되고 있는 PON 표준이다. 이 표준의 최대 다운스트림 데이터 전송속도는 622Mbit/s이며, 업스트림 데이터 전송속도는 155Mbit/s이다. 광섬유에 설치된 수동 광 스플리터는 최대 64명의 가입자들이 선로를 사용할 수 있도록 해준다. 올해에는 BPON이 진화된 GPON 즉 ITU-T G.984가 더 많은 미국내 댁내에 진입할 것으로 기대된다. 이 표준은 TDM 방식을 지원하며, 패킷 데이터의 데이터 전송속도는 다운스트림이 최고 2.5Gbit/s, 업스트림이 1.24Gbit/s이다. GPON의 주요 이점들은 스위칭 디지털 비디오와 IP 추가 없이 네이티브 TDM 음성 기능을 지원할 수 있는 능력이다.



Stratix 디바이스와 같은 FPGA들은 주요 OLT 라인 카드의 기능들을 구현 및 통합하는 데 필요한 고성능 로직을 제공한다.

비용 민감성

광대역 액세스에 사용되는 PON 시스템들은 표준에 관계없이 비용에 매우 민감하다. DSL은 현재 광대역 액세스에 가장 널리 사용되고 있는 기술이다. DSL은 오늘날의 볼륨을 토대로 포트당 비용의 기준을 극히 높은 수준으로 올려 놓았다. 그 결과, DSL은 PON에 있어서 강력한 도전자가 되고 있다. 그러나 PON 시스템들은 지난 2년 동안에 작은 물량이지만 해도 갈수록 더 야심찬 기능 세트들을 구비하면서 꾸준히 발전해 왔다.

PON 시장이 발전함에 따라 시스템 OEM 및 통신 사업자들은 비용절감 문제, 그 중에도 특히 OLT의 비용절감 문제에 면밀한 주의를 기울이고 있다. ONT의 경우, PON 서비스가 제공될 맥내가 수백만 곳에 이르므로 그 볼륨 또한 수백만 대 규모로 늘어날 것이라 기대된다.

설계의 복잡성은 비용 문제를 복잡하게 만든다. PON OLT 및 ONT 토폴로지는 공유 미디어 아키텍처로서 시스템 OEM 디자이너들의 해결과제가 되고 있다. OLT와 개별 ONT 간의 상호작용은 PON 표준 내의 TDM으로 인해 매우 복잡해진다. TDM은 서로 다른 맥내들 간에 용량을 공유하는 데 사용된다. 초기의 PON 표준들은 처음에는 정적 TDM을 사용했는데, 이는 각각의 맥내가 동일한 용량을 수신할 수 있도록 하기 위해서였다.

그러나 보다 새로운 PON 표준들은 용량을 서로 다른 맥내에, 그 맥내의 변화하는 요구에 따라 동적으로 할당할 것을 요구한다. 이러한 동적인 대역폭 할당을 위해서는 ONT와 OLT 간의 시그널링이 필요한데, 이는 OLT에 각각의 ONT가 필요로 하는 용량을 알려주기 위해서이다. 이 방식의 프로토콜은 ONT로부터 OLT로의 요청 메시지를 토대로 한다. OLT는 최상의 용량 할당을 결정 한 뒤 승인 메시지로 응답한다.

이 밖에도 P2P 방식의 보다 단순한 이더넷 포트들과는 달리, PON 포트들은 동적 TDM 요건들로 인해 보다 복잡한 P2MP 방식을 사용한다. 따라서 OLT 포트들은 다수의 ONT 맥내들 간에 계속해서 스위칭 하지 않으면 안 된다. ONT들은 사용 가능한 32개 가운데 하나 또는 64개 가운데 하나의 시간 슬롯을 할당 받아 OLT와 상호작용한다. OLT는 하나의 ONT 데이터 스트림으로부터 다른 ONT 데이터 스트림으로 신속하고도 끊임없이 로킹(lock) 해야만 하는데, 이를 버스트 모드라고도 한다. 이렇게 전광석화처럼 빠른 로킹 방식을 지원하기 위해서는 고도로 전문화 된 MAC, Serdes 및 CDR(clock and data recovery) 기능들이 필요하다. PON MAC은 각각의 ONT에 대한 액세스를 조정하는 데 있어서 특히 중요하다.

FPGA 기반의 디자인

이러한 상황에서 시스템 OEM 업체들이 선택할 수 있는 저가이면서 효과적인 OLT 디자인은 많지가 않다. 한 가지 옵션은 ASIC 기술을 이용하여 디자인을 개발하는 것이다. 그러나 그러기 위해서는 극히 높은 투자 비용이 수반된다.

반면에 FPGA는 OLT 디자인을 개발하는 데 있어서 보다 낮은 비용과 보다 효과적인 플랫폼을 제공한다. 디자인이 대량 생산을 위해 구조화 ASIC으로 완벽하게 이전되면 비용은 더욱 줄어든다. OEM 업체들은 이러한 전환 경로를 취함으로써 비용을 크게 절감하고 타임투마켓을 더욱 앞당길 수 있는데, 이는 비용과 시간이 많이 소모되는 ASIC 투자가 필요 없어지기 때문이다.

FPGA는 주된 OLT 라인 카드의 기능들을 구현 및 통합하는 데 필요한 고성능 로직을 제공한다. 이것은 또한 EPON과 GPON MAC의 구현에 선호되는 기술이기도 한데, EPON과 GPON MAC은 둘 다 중앙국 OLT 및 ONT 고객 맥내에 위치한다. PHY와 MAC는 FPGA에 통합시켜 칩 상에 가상 라인 카드를 형성할 수 있다. FPGA의 첨단 고효율 코어 패브릭은 ALM(adaptive logic module)이라고 하는 혁신적인 로직 유닛들을 토대로 하고 있다.

각각의 ALM은 여덟 개의 입력을 갖는데, 이는 분열 가능한 룩업 테이블(LUT) 하나, 전용 내장 가산기 두 개, 전용 레지스터 두 개, 그리고 추가적인 로직 향상 기능들을 위한 것이다. 이러한 기능들은 ALM이 본격적인 6입력 LUT를 구현하거나 혹은 7입력 LUT를 선택할 수 있도록 해준다. 또한 이들을 이용하여 효율적인 로직 패키징을 위해 보다 작은 LUT들의 여러 조합들로 이루어진 두 개의 독립적인 출력들을 만들어낼 수도 있다. 세 번째로, 복합적인 로직-산술 기능들을 추가 자원 없이도 구현할 수 있다.

ALM은 멀티트랙 인터커넥트 아키텍처로 배선되는데, 이것은 FPGA가 고속 로직, 산술 및 레지스터 기능들을 구현할 수 있도록 해준다. 멀티트랙은 보다 적은 수의 연결로 주변의 로직 어레이 블록(LAB)들에 높은 수준의 연결성과 액세스 능력을 제공한다. 게다가 영역 정체를 피해 보다 나은 로직 패키징을 할 수 있도록 해준다.

MAC 및 패킷 프로세싱을 구현하기 위해서는 고성능 로직과 잘 분산되고 구성 가능한 메모리 블록들, 그리고 효율적인 배치 및 배선 툴들이 필요하다.

이 밖에도 FEC(forward error correction)는 PON P2MP 토폴로지를 지원하는 데 있어서 중요한 역할을 한다. 프로그래머블 로직이 FEC의 구현에 이상적인 이유는 두 가지이다. 첫째, 본질적으로 유연하기 때문에 코딩을 수정하고 알고리즘을 개선하기가 쉽다. 게다가 고성능과 고밀도는 FPGA의 PON 시스템 요건들과 최적의 조화를 이룬다. FPGA는 FEC 전용으로 설계된 ASSP와는 달리, 시스템 디자이너들에게 하드웨어의 속도와 소프트웨어의 유연성을 제공하면서도 FEC 기능들을 구현해 준다.

수익성 있는 디자인 확장

전반적인 디자인의 관점에서 볼 때, FPGA는 디자이너들이 OLT 어플리케이션의 기능을 신속하게 구현 및 검증할 수 있도록 해준다. 게다가 FPGA 기반의 디자인은 손쉽게 재프로그램 할 수 있으므로, 큰 설계 오버헤드 없이 변경이나 추가할 수 있다. 시스템 OEM 업체들에게 주어지는 또 다른 이점은 상이한 기능들을 갖는 OLT 라인 카드 포트폴리오를 구축할 수 있게 된다는 점으로서, 이 모두가 동일한 보드 레벨의 디자인과 어셈블리를 이용해 이루어진다.

게다가 디바이스의 유연성과 확장성은 디자이너들이 OLT 디자인 가운데 낮은 레벨의 부분에서부터 신중하게 시작하여 점점 더 많은 피쳐와 기능들이 요구됨에 따라 점진적으로 확장해 나갈 수 있도록 해준다. 미국의 한 주요 통신 사업자가 이와 같은 확장성을 요구하는 확장되고 변화하는 PON의 한 예를 최근에 보여준 바 있다. 이 통신 사업자는 RF 오버레이를 제공함으로써 IPTV 서비스를 자사의 PON의 일환으로서 배치했다. 이것은 IPTV를 위한 광섬유 내에 제 2의 파장을 추가함으로써 인터넷 액세스에 사

용되던 기존의 파장을 보완해 주었다.

PON의 끊임없이 변화하는 성격은 빠르고 비용효율적인 업그레이드의 필요성을 반영한다. FPGA의 확장성은 디자이너들이 새로운 기능들이 추가될 때마다 OLT 라인 카드를 재설계 하는데 드는 높은 비용과 설계 시간을 피할 수 있도록 도와준다. 디자이너들은 FPGA가 본질적으로 갖고 있는 확장성을 이용하여 PON 표준이 발전해 나감에 따라 피치와 기능들을 계속 추가해 나갈 수 있다. 즉, FPGA 기반의 디자인은 시스템 OEM 업체들이 가장 적절한 시장 원도에 맞춰 이 같은 성능향상을 경제적으로 추가해 나갈 수 있는 지속적인 로드맵을 제공하는 것이다.